

BEST AVAILABLE COPY

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-280701
(43)Date of publication of application : 11.12.1991

(51)Int.Cl. H01P 3/02

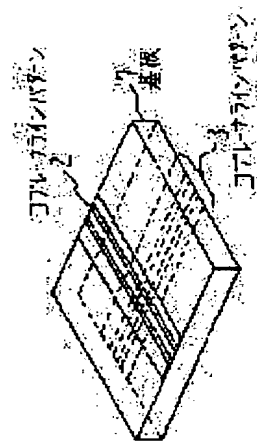
(21)Application number : 02-082664 (71)Applicant : NEC CORP
(22)Date of filing : 29.03.1990 (72)Inventor : KAJIWARA KOJI

(54) COPLANAR LINE TRANSMISSION LINE

(57)Abstract:

PURPOSE: To miniaturize and to lighten its weight inexpensively by arranging a coplanar line pattern respectively to a front side and a rear side of a dielectric substrate so as to be orthogonal to each other spatially.

CONSTITUTION: A coplanar pattern 2 is formed to the front side of a substrate 7 and a coplanar pattern 3 is formed to the rear side of the substrate 7. The coplanar patterns 2, 3 are made orthogonal spatially. Thus, the two coplanar patterns 2, 3 are made orthogonal on one substrate and an insertion loss over a wide band and isolation are ensured.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-280701

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)12月11日

H 01 P 3/02

7741-5 J

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 コプレーナライン伝送路

⑯ 特 願 平2-82664

⑰ 出 願 平2(1990)3月29日

⑱ 発 明 者 梶 原 厚 司 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

発明の名称

コプレーナライン伝送路

特許請求の範囲

1つの誘電体基板の表面と裏面にそれぞれコプレーナラインパターンを空間的に互いに直交するように配設して成ることを特徴とするコプレーナライン伝送路。

発明の詳細な説明

〔産業上の利用分野〕

本発明はコプレーナ(Coplanar)ライン伝送路に関し、特に誘電体基板の表裏に互いに空間的に交差するように発生したコプレーナ伝送路に関する。

〔従来の技術〕

従来、マイクロストリップ線路等を利用する伝送路は、誘電体を利用する1枚の基板上の表面だ

けパターンを形成していた。また、裏面を使用する際は、裏面を接地導体として使用していた。また、伝送路を交差させる必要のある場合は、第4図に示すように、マイクロストリップラインパターン13にワイヤボンディング12を施すか、第5図の如く、マイクロストリップラインパターン13にハイブリッド回路パターン13を形成するか、もしくは第6図の如く、基板を2枚重ねてマイクロストリップラインパターン9、13を交差させていた。

〔発明が解決しようとする課題〕

上述した従来のマイクロストリップ線路等を利用する伝送路は、1枚の基板上において表面だけにパターンが形成されているので、2本パターンを交差させることができないという欠点がある。

また、第4図に示す如く、ワイヤボンディングにより伝送路を交差させる方法は、新たにワイヤボンディング工程が増えるという欠点がある。

また第5図に示すハイブリッド回路パターンを使用する場合には通過帯域が狭いという欠点があ

る。

また第6図に示す如く、2枚の基板を使用する方法は、重量が重く、かつ高価という欠点がある。

〔課題を解決するための手段〕

本発明のコプレーナライン伝送路は、1つの誘電体基板の表面と裏面にそれぞれコプレーナラインパターンを空間的に互いに直交するように配設して構成を有する。

〔実施例〕

次に、本発明について図面を参照して説明する。

第1図は本発明の一実施例の斜視図である。基板7の表面にはコプレーナラインパターン2が形成され、裏面にはコプレーナラインパターン3が形成されている。コプレーナラインパターン2とコプレーナラインパターン3は互いに空間的に直交している。

第2図に第1図のコプレーナライン伝送路の電界を示す。表面と裏面のコプレーナライン伝送路

に生じる電界は互いに直交し、かつそれぞれのコプレーナライン伝送路に集中している。

第3図は本発明のコプレーナライン伝送路を使用した回路の斜視図である。マイクロストリップラインパターン1、4は交差する際互いにコプレーナラインパターン5、6に変換されて基板7の表面と裏面に交差させられる。そのあと、もとのマイクロストリップラインパターンに戻る。

〔発明の効果〕

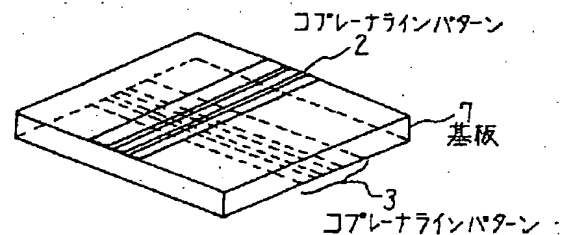
以上説明したように本発明は、1枚の基板の表面と裏面にそれぞれコプレーナラインパターンを配設し、かつコプレーナラインパターンが互いに直交している為、1枚の基板上で2本のコプレーナラインパターンを直交させることができる効果がある。また、広帯域の挿入損失とアイソレーションを確保でき、安価で小型軽量の交差する伝送路を実現できる効果がある。

図面の簡単な説明

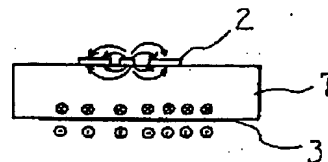
第1図は本発明のコプレーナライン伝送路の一

実施例の斜視図、第2図は第1図のコプレーナライン伝送路に生じる電界を示す説明図、第3図は本発明のコプレーナライン伝送路を使用した回路の一実施例の斜視図、第4図は従来のマイクロストリップライン伝送路をワイヤボンディングにより交差させた一例を示す斜視図、第5図は従来のハイブリッド回路を使用して交差する回路を実現させた一例を示す斜視図、第6図は従来の基板を2枚使用して交差する回路を実現させた一例を示す斜視図である。

1、4…マイクロストリップラインパターン、2、3、5、6…コプレーナラインパターン、7…基板、8…スルーホール、9…マイクロストリップラインパターン、10…グランドパターン、11…基板、13…マイクロストリップラインパターン、14…ハイブリッド回路パターン、15…スルーホール、16、17…グランドパターン。

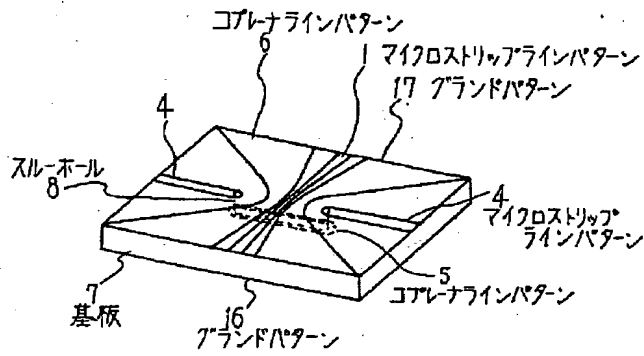


第1図

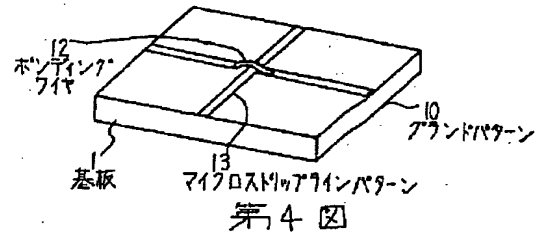


第2図

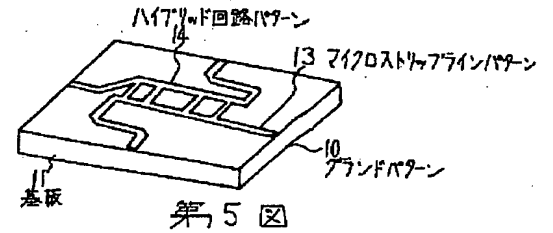
代理人 弁理士 内 原 晋



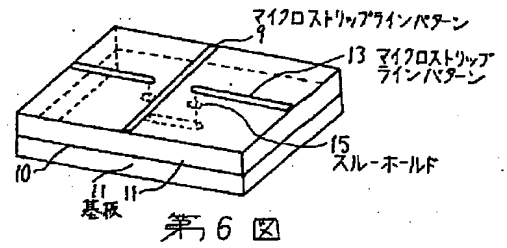
第3図



第4図



第5図



第6図